

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-227485

(43)Date of publication of application : 15.08.2000

(51)Int.Cl. G04G 5/00
G04G 1/00
G10L 13/00

(21)Application number : 11-027085

(71)Applicant : SONY CORP

(22)Date of filing : 04.02.1999

(72)Inventor : KATO FUMIHIKO

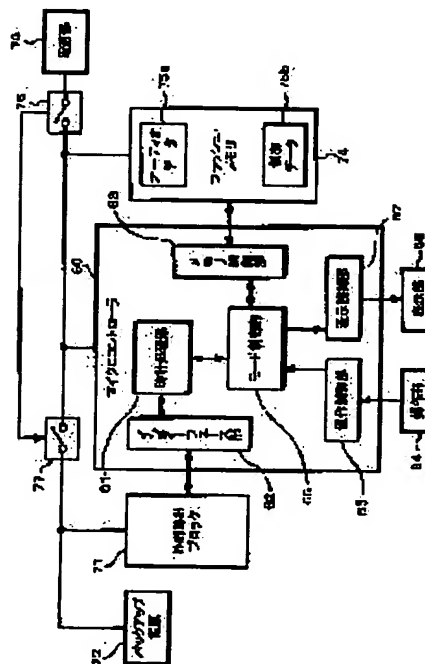
NAMIKATA YOSHIMICHI

(54) TIMEPIECE DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce a power consumption by omitting a large-capacity backup power source in the case of executing a time display on a portable electronic apparatus, and improve operability by omitting timepiece setting every time the main power source is re-made.

SOLUTION: An internal timepiece 61 of a micro-controller 60 and an external timepiece 71 having a backup power source 72 are installed, and time setting/unsetting information is stored in a flash memory. In the case of being judged that a power source supply from the main power source is cut, a present time is retained by the external timepiece 71. When the power source supply is executed again after cut of the power source supply from the main power source, the timepiece setting/unsetting information stored in the flash memory 74 is read out. If the timepiece setting/unsetting information is 'setting', the time data in the external timepiece 71 is copied into the internal timepiece 61, by judging that the putting the clock right is executed in the past and that the external timepiece 71 and the internal timepiece 61 are matched mutually.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-227485

(P2000-227485A)

(43) 公開日 平成12年8月15日 (2000.8.15)

(51) Int.Cl. ⁷	識別記号	F I	テマコード [*] (参考)
G 0 4 G 5/00		G 0 4 G 5/00	F
1/00	3 1 0	1/00	3 1 0 D
	3 1 9		3 1 9 B
G 1 0 L 13/00		G 1 0 L 3/00	Q

審査請求 未請求 請求項の数 2 O L (全 11 頁)

(21) 出願番号 特願平11-27085

(22) 出願日 平成11年2月4日 (1999.2.4)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 加藤 文彦

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(72) 発明者 南方 義道

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(74) 代理人 100082762

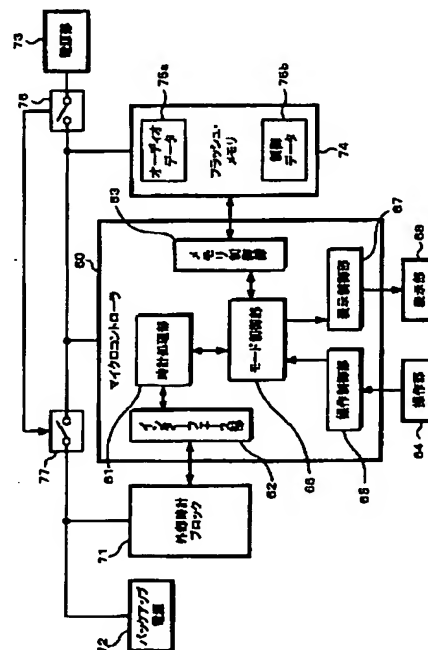
弁理士 杉浦 正知

(54) 【発明の名称】 時計装置

(57) 【要約】 (修正有)

【課題】 携帯型の電子機器で時計表示を行なう際に、大容量のバックアップ電源が不要で、消費電力の低減を図れるようにすると共に、主電源が再投入される度に時計設定を行なう必要がなく、操作性が改善するようにする。

【解決手段】 マイクロコントローラ60の内部時計61と、バックアップ電源72を有する外部時計71とを設けると共に、時計設定／未設定情報をフラッシュメモリに記憶させておく。主電源からの電源供給が絶たれたと判断されたときには、外部時計71で現在時刻を保持しておき、主電源の電源供給が絶たれた後に再度電源供給が行なわれた場合には、フラッシュメモリ74に記憶されている時計設定／未設定情報を読み出し、この時計設定／未設定情報が「設定」になっていたら、時計合わせが過去に行なわれ、外部時計71と内部時計61は整合しているものとして、外部時計71の時刻データを内部時計61にコピーする。



【特許請求の範囲】

【請求項 1】 計時機能を有した制御手段と、
上記制御手段に接続された外部計時手段と、
上記制御手段と上記外部計時手段に電源を供給する主電源手段と、
上記主電源手段の電源が絶たれた時にバックアップする副電源手段と、
上記主電源からの電源供給の有無を判別する判別手段と、
外部計時手段に対する時計合わせが行なわれたか否かを識別する識別情報を記憶する記憶手段と、
上記判別手段にて、上記主電源からの電源供給が絶たれたと判断されたときには、上記外部計時手段の計時結果のみを計時し、
上記判別手段にて、主電源の電源供給が絶たれた後に再度電源供給が行なわれたと判断された場合には、上記記憶手段に記憶されている外部計時手段に対する時計合わせが過去に行なわれたか否かを識別する識別情報に基づいて、上記外部計時手段の計時結果を上記制御手段の計時手段に複写を許可又は禁止する制御手段とを備えてなる時計装置。

【請求項 2】 上記記憶手段はフラッシュメモリから構成されていることを特徴とする請求項 1 に記載の時計装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、携帯型の電子機器のディスプレイに時計を表示するのに用いて好適な時計装置に関する。

【0002】

【従来の技術】半導体メモリを使った音声記録／再生装置のような携帯型の電子機器では、例えば液晶ディスプレイが設けられており、このディスプレイに現在の時刻が表示できるようになっている。このように、携帯型の電子機器のディスプレイに現在時刻を表示させる場合、マイクロコントローラの内部時計を用いて時計表示を実現する方法と、マイクロコントローラとは別に外部時計回路を設け、この外部時計を用いて時計表示を実現する方法とが考えられる。

【0003】マイクロコントローラの時計機能を使う方法は、特別な外部回路を用意する必要がなく、ディスプレイに現在時刻を簡単に表示することができるという利点がある。ところが、この方法では、主電源がオフのときにも時計機能が維持されるように、マイクロコントローラ全体にバックアップ電源を設ける必要がある。このため、大容量のバックアップ電源が必要になるという問題がある。

【0004】これに対して、外部に時計回路を設ける方法では、外部の時計回路に対してバックアップ電源を設ければ、主電源がオフされている間でも時計機能を維持

できるため、大容量のバックアップ電源は不要である。ところが、外部時計の時刻をディスプレイに表示させるためには、外部の時計回路とマイクロコントローラとを通信させる必要がある。このため、マイクロコントローラを低速モードに設定して消費電力の低減を図ることができなくなる。

【0005】つまり、消費電力の低減を図るために、スタンバイ時には、マイクロコントローラを低速モードに設定することが考えられる。ところが、マイクロコントローラを低速モードで動作させると、マイクロコントローラの通信機能が使えなくなる。このため、外部時計を用いた場合には、スタンバイ時にも時計を表示せよとすると、スタンバイ時にもマイクロコントローラをノーマルモードで動作させる必要があり、消費電力の低減を図れない。

【0006】

【発明が解決しようとする課題】このように、携帯型の電子機器において現在時刻の表示を行なう場合、マイクロコンピュータの内部時計を用いて時計表示を実現する方法では、マイクロコントローラ全体をバックアップする大容量のバックアップ電源が必要になるという問題がある。また、外部時計を用いて時計表示を実現する方法では、スタンバイ時にマイクロコントローラを低速モードに設定することができなくなり、消費電力の低減が図れなくなるという問題がある。

【0007】そこで、マイクロコントローラの内部時計を用いて時計表示を行なうと共に、外部に時計回路を設け、主電源がオフされたときには外部時計で現在時刻を保持しておくことが考えられる。ところが、この場合、ユーザが時計設定を行っていないと、マイクロコントローラの内部時計の時刻と外部時計の時刻とが異なっていることがある。このように、マイクロコントローラの内部時計の時刻と、外部時計の時刻との整合していないと、電源再投入時に正しい時刻を表示できない。

【0008】そこで、主電源が再投入される度に、時計設定モードに設定して、マイクロコントローラの内部時計の時刻と外部時計の時刻との整合性を図るようにすることが考えられる。ところが、このようにすると、主電源が再投入される度に時計設定を行なわなければならない、使い勝手が良くない。

【0009】したがって、この発明の目的は、大容量のバックアップ電源が不要で、消費電力の低減を図れる時計装置を提供することにある。

【0010】この発明の他の目的は、主電源が再投入される度に時計設定を行なう必要がなく、操作性が改善された時計装置を提供することにある。

【0011】

【課題を解決するための手段】この発明は、計時機能を有した制御手段と、制御手段に接続された外部計時手段と、制御手段と外部計時手段に電源を供給する主電源手

段と、主電源手段の電源が絶たれた時にバックアップする副電源手段と、主電源からの電源供給の有無を判別する判別手段と、外部計時手段に対する時計合わせが行なわれたか否かを識別する識別情報を記憶する記憶手段と、判別手段にて、主電源からの電源供給が絶たれたと判断されたときには、外部計時手段の計時結果のみを計時し、判別手段にて、主電源の電源供給が絶たれた後に再度電源供給が行なわれたと判断された場合には、記憶手段に記憶されている外部計時手段に対する時計合わせが過去に行なわれたか否かを識別する識別情報に基づいて、外部計時手段の計時結果を制御手段の計時手段に複写を許可又は禁止する制御手段とを備えてなる時計装置である。

【0012】マイクロコントローラの内部時計と、バックアップ電源を有する外部時計とが設けられる。このため、スタンバイ時には、マイクロコントローラを低速モードに設定して、消費電力の低減が図れる。主電源が停止されたときには、外部電源により現在時刻が保持される。このため、主電源が切られても、外部時計が動いている限り、主電源が再投入されると、正しい時間が表示される。

【0013】そして、フラッシュメモリに、既に時計を設定したか否かを示す時計設定／未設定情報が書き込まれる。この時計設定／未設定情報を利用することで、主電源が再投入される度に時刻設定モードに設定させることなく、時計処理部の時刻と外部時計の時刻とを整合させておくことができる。

【0014】

【発明の実施の形態】以下、この発明の実施の形態について図面を参照して説明する。この発明は、例えば、フラッシュメモリを使った音声記録／再生装置の時計表示に適用される。

【0015】図1は、この発明が適用できる音声記録／再生装置1の全体の構成を示すものである。図1Aに示すように、音声記録／再生装置1の前面には、ディスプレイ2が設けられると共に、録音釦3、消去釦4、ファイル釦5、重要マーク釦6、停止釦7が配設される。また、音声記録／再生装置1の前面には、インジケータランプ8、スピーカ9及びマイクロホン10が配設される。

【0016】ディスプレイ2は例えば液晶ディスプレイからなるもので、このディスプレイ2には、録音したファイルの要件数や現在の要件番号、時刻等が表示される。なお、録音を行なったときの一連の音声情報が要件として管理され、ファイルには、複数の要件が集められる。

【0017】録音釦3は、録音状態に設定／休止するための釦である。この録音釦3が短押しされると、録音状態に設定される。録音状態でマイクロホン10から音声が入力されると、この外部音声は音声記録／再生装置1

内にあるフラッシュメモリに記録される。そして、録音時には、インジケータ8が赤く点灯される。録音中に、録音釦1が押されると、録音が休止される。

【0018】消去釦4は、音声記録／再生装置1内にあるフラッシュメモリに記録された要件を消去するための釦である。再生中に、消去釦4が短押し又は停止中に長押しされると、1件消去モードに設定され、再度、消去釦4が短押しされると、消去が実行される。ファイル内全消去は、停止釦7を押しながら、消去釦4を長押しの後、消去釦4を短押しする。

【0019】ファイル釦5は、ホルダのアイコン切り換えを行なうものである。重要マーク釦6は録音要件の優先順位を切り換えるものである。

【0020】図1Bに示すように、音声／再生装置1の側面には、再生釦11、FF／REW釦12、ホールドスイッチ13が配設される。

【0021】停止中に再生釦11が短押しされると、これまで音声記録／再生装置1内にあるフラッシュメモリに記録されていた音声再生され、その再生音がスピーカ9から出力される。再生中に再生釦11が短押しされると、再生一時停止状態に設定される。録音中に、再生釦11が短押しされると、今まで録音していた音声再生される。また、録音中に再生釦11が長押しされると、リピート再生となり、停止中に、再生釦11が長押しされると、スキャン再生となる。

【0022】FF／REW釦12が短押しされると、サーチ動作となり、また、再生中にFF／REW釦12が短押しされたときも、サーチ動作となる。再生中に、FF／REW釦12が長押しされると、キュー／レビューとなる。

【0023】ホールドスイッチ13は、ホールドのオン／オフを設定するものである。ホールドオンに設定すると、全てのキー入力を受け付けられなくなる。

【0024】図1Cに示すように、音声記録／再生装置1の上面には、メニュー釦14、回転式音量ボリューム15が配設される。メニュー釦14は、短押しでメニューモードに入り、以後、FF／REW釦12で設定が行なわれる。回転式音量ボリューム15は、再生音量を設定するものである。

【0025】図2は、この発明が適用された音声記録／再生装置の構成を示すブロック図である。図2において、21は信号処理部である。信号処理部21は、音声データのエンコード／デコード処理を行なうものであり、DSP (Digital Signal Processor) で構成することができる。この信号処理部21は、A/Dコンバータ22と、エンコーダ23と、デコーダ24と、D/Aコンバータ25と、インターフェース26とからなる。エンコーダ23は、例えば、ADPCM (Adaptive Differential Pulse Code Modulation) により、オーディオデータを圧縮符号化するものであり、デコーダ24は、

ADPCMの復号を行なうものである。なお、符号化方式はADPCMに限らず、ATRAC (Adaptive Transform Acoustic Coding) 等の他の方式を用いるようにしても良い。

【0026】31は制御部である。制御部31はシステム全体を制御するもので、マイクロコントローラで構成することができる。制御部31には、操作部32から入力を与えられる。操作部32は、図1の音声記録/再生装置上の各釦に対応する。操作部32からの入力は、操作制御部33に供給される。操作制御部33で、操作情報の認知、振り分け等の処理が行なわれる。操作制御部33の出力がモード生成部34に与えられる。モード生成部34により、操作部32からの入力に基づいて、モード制御命令が生成される。モード生成部34の出力がモード制御部35に供給される。モード制御部35は、モード生成部34の出力に基づいて、モードを設定する。

【0027】設定されたモードに応じて、RAM制御部36により、バッファRAM37の読み出し/書き込みが制御される。また、設定モードに応じて、表示駆動部38により表示信号が発生され、この表示信号に基づいて、表示部39の表示がなされる。なお、表示部39は、図1におけるディスプレイ2に対応している。

【0028】41はフラッシュメモリである。フラッシュメモリは、不揮発性の半導体メモリからなるもので、音声の記録媒体として使用される。フラッシュメモリ41は不揮発性の半導体メモリであるから、主電源がオフされても、そのデータは保持されている。

【0029】音声記録時には、マイクロホン51 (図1のマイクロホン10に対応する) により外部音声が入力される。マイクロホン51の出力がアンプ52、AGC (Automatic Gain Control) 回路53を介して、信号処理回路21のA/Dコンバータ22に供給される。

【0030】A/Dコンバータ22で、アナログのオーディオ信号がデジタルデータに変換される。A/Dコンバータ22の出力がエンコーダ23に供給される。エンコーダ23で、A/Dコンバータ22からのデジタルオーディオデータが、例えばADPCMで圧縮符号化される。

【0031】エンコーダ23の出力がインターフェース26を介して、制御部31のバッファRAM37に供給され、バッファRAM37に一旦蓄積される。バッファRAM37の出力がフラッシュメモリ41に蓄積される。

【0032】再生時には、フラッシュメモリ41から所望のデータが読み出される。フラッシュメモリ41の出力がバッファRAM37に一旦蓄積された後、信号処理部21のインターフェース26を介して、デコーダ24に供給される。デコーダ24で、ADPCMの復号処理が行なわれる。デコーダ24の出力がD/Aコンバータ

25に供給される。D/Aコンバータ25により、デジタルオーディオデータがアナログオーディオ信号に変換される。

【0033】D/Aコンバータ25の出力がフィルタ回路54、アンプ55を介して、スピーカ56 (図1のスピーカ9に対応する) に供給される。スピーカ56から、フラッシュメモリ41の再生データに基づく音声が出力される。

【0034】このような音声記録/再生装置1は、フラッシュメモリ41に音声データを記録させるもので、小型、軽量で、携帯に便利であり、機械的な振動に強く、手軽に扱えることから、例えば、読み上げ原稿を記録したり、商談や取材に使うのに好適である。また、この音声記録/再生装置1でフラッシュメモリ41に音楽データを記録し、ヘッドホンステレオとして利用することも考えられる。

【0035】この音声記録/再生装置1のディスプレイ2 (表示部39) には、ファイル数やファイル番号と共に、現在時刻を示す時計が表示できる。図3は、上述の音声記録/再生装置1において時計表示を行なうための部分の構成を示すものである。

【0036】図3において、マイクロコントローラ60は、図2における制御部31に対応しており、時計表示に必要な部分を機能ブロックで示したものである。マイクロコントローラ60には、時計処理部61が設けられる。時計処理部61は、マイクロコントローラ60の内部時計である。マイクロコントローラ60には、電源部73から主電源が供給される。

【0037】また、マイクロコントローラ60の外部に、外部時計71が設けられる。マイクロコントローラ60と、外部時計71の間では、インターフェース部62を介して、時計データのやり取りを行なうことができる。

【0038】この外部時計71は、バックアップ電源72によりバックアップされており、主電源が切られた後でも、暫くの間、動作可能である。

【0039】つまり、電源部73からは、各部に主電源が供給されている。主電源のスイッチ76がオンしている間では、バックアップ用のスイッチ77もオンしており、バックアップ電源72が充電されている。

【0040】主電源のスイッチ76がオフすると、各部への主電源の供給が止められると共に、バックアップ用のスイッチ77がオフする。このため、バックアップ電源72からの電源が外部時計71に供給される。このバックアップ電源72により、主電源が切られても、暫く、外部時計71を動作させておくことができる。

【0041】また、マイクロコントローラ60に対して、フラッシュメモリ74が設けられる。フラッシュメモリ74は、図2におけるフラッシュメモリ41に対応するもので、不揮発性の半導体メモリからなる。フラッ

シュメモリ 74 は、オーディオデータを記憶する記憶領域 75 a と、制御データを記憶する記憶領域 75 b とがあり、この制御データの記憶領域 75 b には、時計設定／未設定情報の記憶領域が含まれている。フラッシュメモリ 74 は、メモリ制御部 63 により制御される。

【0042】また、マイクロコントローラ 60 には、操作部 64 から入力を与えられる。操作部 64 は、図 1 における音声記録／再生装置 1 上の各釐に対応する。操作部 64 からの入力は、操作制御部 65 に供給される。操作制御部 65 で、操作情報の認知、振り分け等の処理が行なわれる。操作制御部 65 の出力がモード制御部 66 に与えられる。モード制御部 66 により、操作部 64 からの入力に基づいて、モードが設定される。

【0043】また、この設定モードに応じて、表示制御部 67 により表示信号が発生され、この表示信号に基づいて、表示部 68 の表示がなされる。なお、表示部 68 は、図 1 におけるディスプレイ 2 (図 2 における表示部 39) に対応している。

【0044】このように、マイクロコントローラ 60 には内部の時計処理部 61 が設けられると共に、外部時計 71 が設けられる。表示部 68 に時刻を表示させるときには、マイクロコントローラ 60 の時計処理部 61 で計時された時刻が表示部 68 に送られ、表示部 68 に表示される。

【0045】スタンバイ時には、マイクロコントローラ 60 は、低速モードに設定される。低速モードでは、マイクロコントローラ 60 の動作が低速になり、通信機能等の余分な機能は動作しなくなり、消費電力の低減が図られる。この例では、通常時には、マイクロコントローラ 60 の内部の時計処理部 61 を用いて時計表示を行なうため、通信機能を使う必要がなく、スタンバイ時にマイクロコントローラ 60 を低速モードに設定できる。

【0046】マイクロコントローラ 60 にはバックアップ電源が設けられていないため、バッテリーの交換等で主電源が切られると、時計処理部 61 の時計は停止する。このときには、外部時計 71 により、現在時刻が保持される。そして、主電源が再投入されるときに、外部時計 71 の時刻データがマイクロコントローラ 60 に転送され、時計処理部 61 にコピーされる。これにより、主電源が再投入されたときにも、正しい時刻を表示させることができる。

【0047】ところで、上述のように、マイクロコントローラ 60 の時計処理部 61 と、外部時計 71 とを設けるようにした場合には、時計処理部 61 の時刻と外部時計 71 の時刻とを整合させておく必要がある。主電源が再投入される度に常に時刻設定モードに設定されることが考えられるが、このようにすると、操作性が良くない。

【0048】そこで、この例では、フラッシュメモリ 74 の制御データ領域 75 b に時計設定／未設定情報が記

録される。この時計設定／未設定情報は、既に時計を設定したか否かを示すものである。時計を設定すれば、この時計設定／未設定情報は「設定」となり、時計を設定していなければ、この時計設定／未設定情報は「未設定」となる。この時計設定／未設定情報を利用することで、主電源が再投入される度に時刻設定モードに設定させることなく、時計処理部 61 の時刻と外部時計 71 の時刻とを整合させておくことができる。

【0049】つまり、主電源が切られると、時計処理部 61 の時計は停止するが、バックアップ電源 72 が持続する限り、外部時計 71 により、現在時刻が保持される。そして、主電源が再投入されるときに、この時計設定／未設定情報から、既に時計を設定したか否かが判断される。

【0050】既に時計を設定していれば、時計処理部 61 の時刻と外部時計 71 の時刻とが整合している。このため、主電源が再投入されるときに、外部時計 71 が動いていて、時計設定／未設定情報が「設定」となっていたら、時計処理部 61 の時刻と外部時計 71 の時刻とは整合しているものとして、主電源が再投入されるときに、外部時計 71 の時刻データがマイクロコントローラ 60 に転送され、この外部時計 71 の時刻データが時計処理部 61 にコピーされる。

【0051】時計がいまだに未設定なら、時計処理部 61 の時刻と外部時計 71 の時刻とは整合していない。このため、主電源が再投入されるときに、外部時計 71 が動いていて、時計設定／未設定情報が「未設定」となっていたら、時計設定モードとなる。そして、この時計設定モードで、ユーザが時計の設定を行なえば、時計処理部 61 の時刻と外部時計 71 の時刻とが整合するようになる。

【0052】この時計設定モードで、ユーザが時計の設定を行なえば、時計設定／未設定情報が「設定」となり、次回、主電源が切られ、電源が再投入されるときに、この時計設定／未設定情報が参照されるため、外部時計 71 が動いていれば、外部時計 71 の時刻データが時計処理部 61 にコピーされる。

【0053】図 4 は上述の処理を示すフローチャートである。図 4 において、主電源が投入されてリセットされると、マイクロコントローラ 60 が電源が再投入されたことを判断し、この処理ループに入る。そして、フラッシュメモリ 74 の制御データ領域 75 b の時計設定／未設定情報が読み込まれる (ステップ S1)。この時計設定／未設定情報から、時計設定されているか否かが判断される (ステップ S2)。時計設定／未設定情報が「設定」となっていれば、既に時計が設定されており、「未設定」になっていなければ、時計は設定されていない。

【0054】時計設定／未設定情報が「未設定」になっており、時計は設定されていないと判断されると、時計設定モードとなる (ステップ S3)。時計設定モードに

なると、ユーザは時計設定を行なえる。

【0055】ユーザが時計設定を行なったか否かが判断され（ステップS4）、ユーザが時計設定を行なうと、マイクロコントローラ60内の時計処理部61の時刻がユーザにより設定された時刻になる。そして、時計処理部61の時刻データが外部時計71にコピーされ、時計処理部61の時刻と外部時計71の時刻とが整合される（ステップS5）。また、ユーザが時計設定を行なうと、時計設定／未設定情報が時計情報が「設定」となる（ステップS6）。この時計設定／未設定情報がフラッシュメモリ74の制御データ領域75bに書き込まれて（ステップS7）、この処理ループが終了される。

【0056】ステップS4で、ユーザが時計設定を行っていないと判断されると、時計設定／未設定情報が時計情報が「未設定」となる（ステップS8）。この時計設定／未設定情報がフラッシュメモリ74の制御データ領域75bに書き込まれて（ステップS7）、この処理ループが終了される。

【0057】ステップS2で、時計設定／未設定情報が「設定」になっており、時計は設定されていると判断されると、外部時計71が停止しているか否かがチェックされる（ステップS10）。外部時計71にはバックアップ電源72が設けられているため、外部時計71はバックアップ電源72が持続している間、動作が続く。バックアップ電源72がなくなると、外部時計71は停止する。

【0058】外部時計71が停止されていれば、ステップS3に進み、時計設定モードとなる。そして、ユーザが時計設定を行なったか否かが判断され（ステップS4）、時計設定を行なったら、設定された時刻データが外部時計71にコピーされ（ステップS5）、時計設定／未設定情報が時計情報が「設定」となり（ステップS6）、この時計設定／未設定情報がフラッシュメモリ74の制御データ領域75bに書き込まれる（ステップS7）。ユーザが時計設定を行っていないと判断されると、時計設定／未設定情報が時計情報が「未設定」となり（ステップS8）、この時計設定／未設定情報がフラッシュメモリ74の制御データ領域75bに書き込まれる（ステップS7）。

【0059】ステップS10で外部時計71が動いていると判断されたら、外部時計71の時刻データが時計処理部61にコピーされ（ステップS11）、この処理ループが終了される。

【0060】図5～図7は主電源が切られてから、主電源が再投入されたときの動作を示すものである。図5は時計設定／未設定情報が「未設定」であり、主電源が再投入されたときに外部時計71が動いているときの動作を示すものである。

【0061】図5において、時点T1より以前では、マイクロコントローラ60の時計処理部61の時計（図5

C）も、外部時計71（図5D）も動いている。ところが、時計設定／未設定情報（図5E）が「未設定」であるから、時計設定が過去に行なわれておらず、時計処理部61の時刻（図4C）と外部時計71の時刻（図4D）は整合していない。このような状態は、初期設定時や、時計設定モードでもユーザが時計設定を行わなかった場合に考えられる。

【0062】時点T1で主電源がオフされると（図5A）、図5Cに示すように、マイクロコントローラ60の時計処理部61の時計が停止する。このとき、バックアップ電源72の電源が保持されていれば（図5B）、図5Dに示すように、外部時計71の計時は続いている。

【0063】時点T2で主電源が復帰すると、時計設定／未設定情報（図5E）が参照され、この時計設定／未設定情報が「未設定」なので、時計設定モードとなり、図5Cに示すように、時計が設定される。

【0064】時点T3で時計が設定されると、設定された時刻データがマイクロコントローラ60から外部時計71にコピーされる。そして、新たに設定された時計で、マイクロコントローラ60の時計処理部61の時計と、外部時計71とが動作する。これと共に、図5Eに示すように、時計設定／未設定情報が「設定」とされる。

【0065】図6は時計設定／未設定情報が「設定」であり、主電源が再投入されたときに外部時計71が動いているときの動作を示すものである。

【0066】図6において、時点T1より以前では、マイクロコントローラ60の時計処理部61の時計（図6C）も、外部時計71（図6D）も動いている。そして、時計設定／未設定情報（図6E）が「設定」であるから、過去に時計設定は行なわれており、時計処理部61の時刻（図6C）と外部時計71の時刻（図6D）は整合している。

【0067】時点T1で主電源がオフされると（図6A）、図6Cに示すように、マイクロコントローラ60の時計処理部61の時計が停止する。このとき、バックアップ電源72の電源が保持されていれば（図6B）、図6Dに示すように、外部時計71の計時は続いている。

【0068】時点T12で主電源が復帰すると、時計設定／未設定情報（図6E）が参照され、この時計設定／未設定情報が「設定」であつたら、外部時計71が動作しているかどうか判断される。この場合、時計設定／未設定情報が「設定」であり、外部時計71が動作しているので、外部時計71の時刻データ（図6D）がマイクロコントローラ60の時計処理部61（図6C）にコピーされる。そして、このコピーされた時刻から、マイクロコントローラ60の時計処理部61の計時が行なわれる。

11

【0069】図7は時計設定／未設定情報が「設定」であり、主電源が再投入されたときに外部時計71が止まっているときの動作を示すものである。

【0070】図7において、時点T21より以前では、マイクロコントローラ60の時計処理部61の時計（図7C）も、外部時計71（図7D）も動いている。そして、時計設定／未設定情報（図7E）が「設定」であるから、時計設定は行なわれており、時計処理部61の時刻（図7C）と外部時計71の時刻（図7D）は整合している。

【0071】時点T21で主電源がオフされると（図7A）、図7Cに示すように、マイクロコントローラ60の時計処理部61の時計が停止する。このとき、バックアップ電源72の電源が保持されていれば（図7B）、図7Dに示すように、外部時計71の計時は続いている。

【0072】時点T22でバックアップ電源72（図7B）が無くなると、図7Dに示すように、外部時計71が停止する。

【0073】時点T23で主電源が復帰すると、時計設定／未設定情報（図7E）が参照され、この時計設定／未設定情報が「設定」であったら、外部時計71が動作しているかどうか判断される。この場合、時計設定／未設定情報が「設定」であり、外部時計71が停止しているので、時計設定モードとなり、図7Cに示すように、時計が設定される。

【0074】時点T24で時計が設定されると、設定された時刻データがマイクロコントローラ60の時計処理部61から外部時計71にコピーされる。そして、新たに設定された時計で、マイクロコントローラ60の時計処理部61の時計と、外部時計71とが動作する。これと共に、図7Eに示すように、時計設定／未設定情報が「設定」とされる。

【0075】なお、上述の例では、時計設定／未設定情報を、音声情報を記録するフラッシュメモリに蓄積するようにしている。このように、音声情報を記録するフラッシュメモリを用いると、新たにメモリを用意する必要がない。勿論、この時計設定／未設定情報を蓄積するの*

12

*は、フラッシュメモリに限定されるものではない。他の不揮発性半導体メモリや、バックアップされたRAM等に記録するようにしても良い。

【0076】

【発明の効果】この発明によれば、マイクロコントローラの内部時計と、バックアップ電源を有する外部時計とが設けられる。このため、スタンバイ時には、マイクロコントローラを低速モードに設定して、消費電力の低減が図れ、主電源が停止されたときには、外部電源により現在時刻が保持される。このため、主電源が切られても、外部時計が動いている限り、主電源が再投入されると、正しい時間が表示される。

【0077】そして、フラッシュメモリに、既に時計を設定したか否かを示す時計設定／未設定情報が書き込まれる。この時計設定／未設定情報を利用することで、主電源が再投入される度に時刻設定モードに設定させることなく、時計処理部の時刻と外部時計の時刻とを整合させておくことができる。

【図面の簡単な説明】

20 【図1】この発明が適用できる音声記録／再生装置の一例の正面図、側面図、及び平面図である。

【図2】この発明が適用できる音声記録／再生装置の一例の構成を示すブロック図である。

【図3】この発明が適用された時計装置の一例の構成を示すブロック図である。

【図4】この発明が適用された時計装置の一例の説明に用いるフローチャートである。

【図5】この発明が適用された時計装置の一例の説明に用いるタイミング図である。

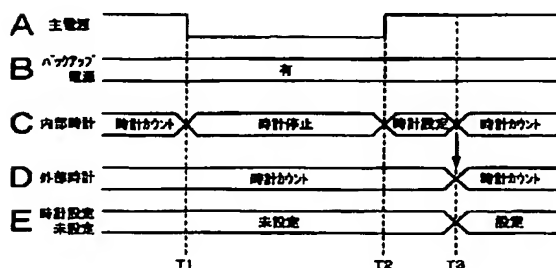
30 【図6】この発明が適用された時計装置の一例の説明に用いるタイミング図である。

【図7】この発明が適用された時計装置の一例の説明に用いるタイミング図である。

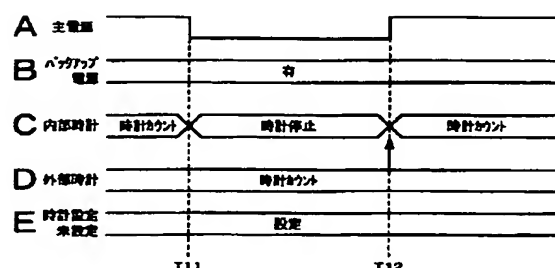
【符号の説明】

60・・・マイクロコントローラ、61・・・時計処理部、68・・・表示部、71・・・外部時計、74・・・フラッシュメモリ、ディスプレイ

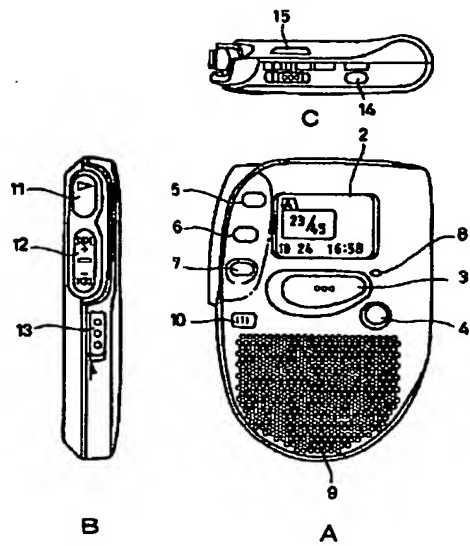
【図5】



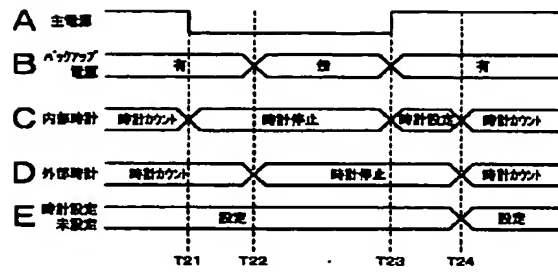
【図6】



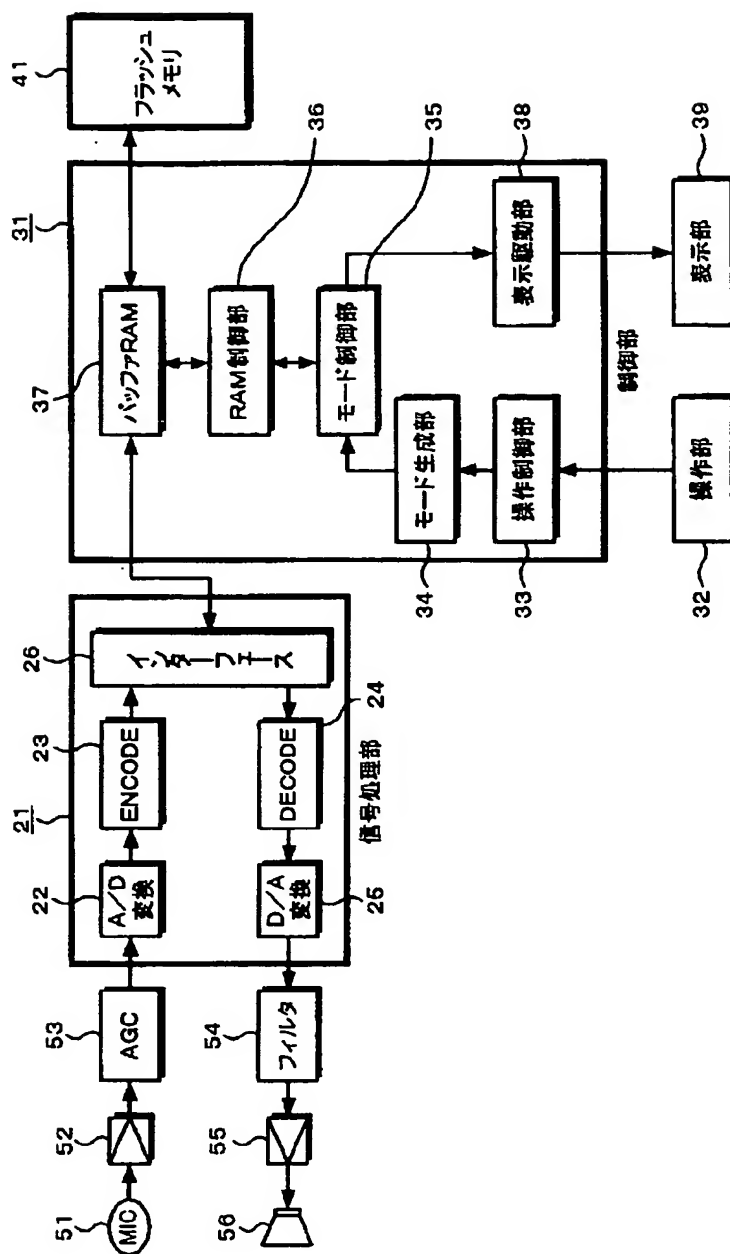
【図1】



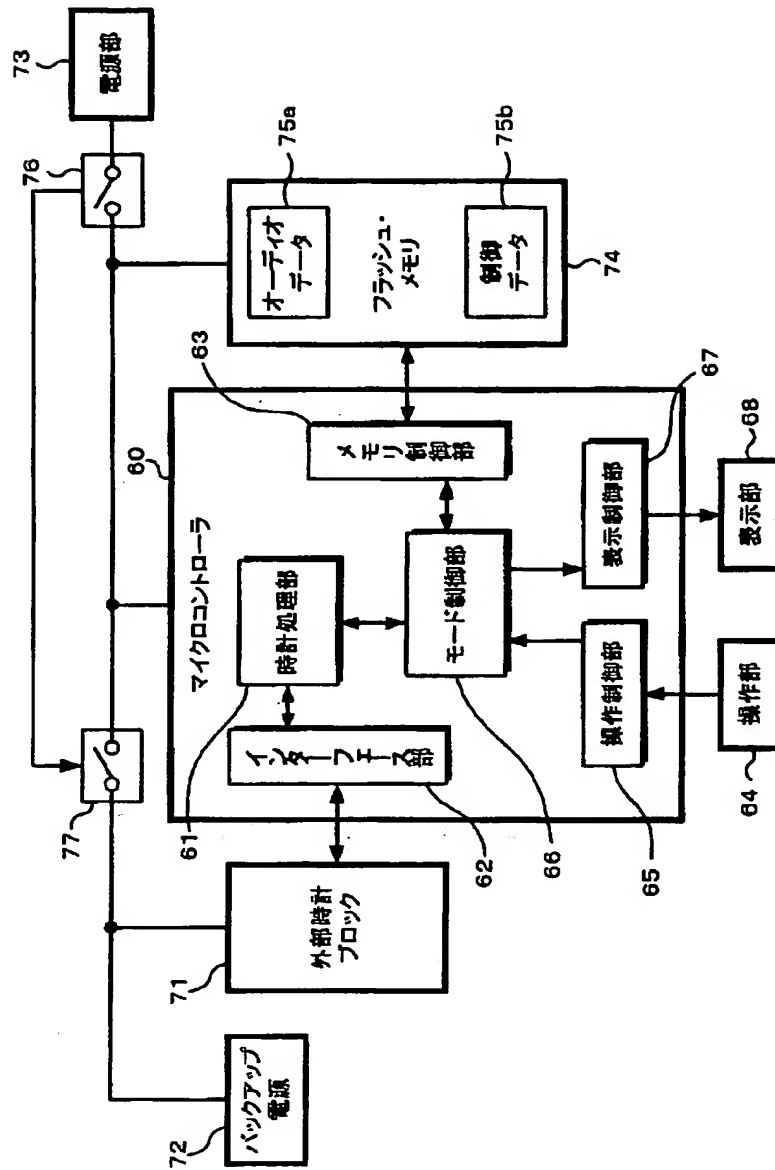
【図7】



【図2】



【図3】



【図4】

